

U.C. 21010

Arquitetura de Computadores

13 de fevereiro de 2020

INSTRUÇÕES

- O tempo de duração da prova de exame é de 2 horas, acrescida de 30 minutos de tolerância.
- O estudante deverá responder à prova na folha de ponto e preencher o cabeçalho e todos os espaços reservados à sua identificação, com letra legível.
- Verifique no momento da entrega da(s) folha(s) de ponto se todas as páginas estão rubricadas pelo vigilante. Caso necessite de mais do que uma folha de ponto, deverá numerá-las no canto superior direito.
- Utilize unicamente tinta azul ou preta.
- Em hipótese alguma serão aceites folhas de ponto dobradas ou danificadas. Exclua-se, para efeitos de classificação, toda e qualquer resposta apresentada em folhas de rascunho.
- A prova é SEM CONSULTA.
- **Não é permitida a utilização de calculadora** durante a execução do exame.
- Os telemóveis deverão ser desligados durante toda a prova e os objetos pessoais deixados em local próprio da sala de exame.
- A prova é constituída por 5 páginas (4 Grupos) e termina com a palavra **FIM**. Verifique o seu exemplar e, caso encontre alguma anomalia, dirija-se ao professor vigilante nos primeiros 15 minutos da mesma, pois qualquer reclamação sobre defeito(s) de formatação e/ou de impressão que dificultem a leitura não será aceite depois deste período.
- A cotação total de cada Grupo é de 5 valores, sendo a cotação de cada uma das questões indicada junto do enunciado da mesma, entre [].
- As suas respostas devem ser claras, **indicando todos os passos seguidos na resolução de cada questão**. Resultados apresentados sem justificação poderão incorrer num desconto de ½ da cotação total da questão.

Grupo I (5 valores)

1. Considere uma função lógica $F(A,B,C,D)$, em que A é a variável de maior peso e D a variável de menor peso. A distribuição de mintermos (m) e indiferenças (md) da função $F(A,B,C,D)$ é a seguinte:

$$\sum m(5,6,11,14) + \sum md(3,4,8,9,13,15)$$

1. a) [1.5] Construa o mapa de Karnaugh e simplifique a função de modo a obter uma soma de produtos.

1. b) [0.5] Duplique o mapa obtido na alínea anterior e simplifique a expressão de forma a obter um produto de somas.

NOTA: Na sua resolução marque os laços utilizados no mapa, e faça corresponder cada termo da função resultante com o laço que lhe dá origem. Caso contrário a resposta não se considera justificada.

2. Efectue as seguintes conversões entre bases numéricas:

2. a) [0.5] Represente o número $D28_{16}$ em base 8.

2. b) [0.5] Represente o número 111_8 em base 10.

3. Efectue as seguintes conversões:

3. a) [1] Represente o número -40 em binário com 8 bits, utilizando a técnica de complemento para 2.

3. b) [1] Considere a seguinte norma, baseada na recomendação IEEE-754, mas adaptada para 16 bits: $S=1$, $E=5$, $F=10$; $\text{Número} = (-1)^S * 1,F * 2^{(E-15)}$. Represente em notação decimal, o número: 0100001000000000

Grupo II (5 valores)

Considere a seguinte função lógica de três variáveis $F(A,B,C)$:

$$F(A, B, C) = (A + \bar{B}C)(\bar{A} + \bar{B}C) + \overline{\bar{A} + \bar{B}}(A + B)$$

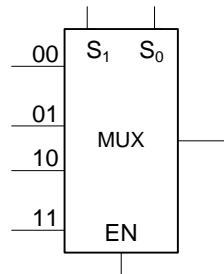
Formato alternativo linear: $(A+\bar{B}C)(\bar{A}+\bar{B}C)+((\bar{A}+\bar{B}))\bar{A}+B$

1. [1.5] Simplifique algebricamente a função F .

2. [1] Indique uma expressão lógica que implemente a função F utilizando apenas portas NAND, desenhando o circuito correspondente.

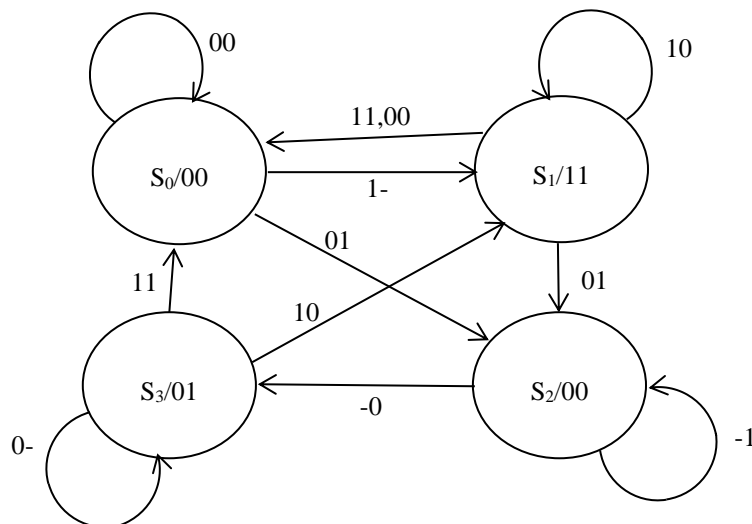
3. [1] Indique uma expressão lógica que implemente a função F utilizando apenas portas NOR, desenhando o circuito correspondente.

4. [1.5] Implemente a função recorrendo a um multiplexer de 2 variáveis de selecção, em que a variável $S_1 = B$ e $S_0 = C$.



Grupo III (5 valores)

Considere o Diagrama de Estados seguinte:



Nota: Um traço - representa ambas as hipóteses de uma variável, por exemplo 1- significa 10 e 11. Uma representação equivalente seria 10,11

Pretende-se construir um circuito digital síncrono que implemente este diagrama, utilizando flip-flops tipo D.

1. [2] Construa a tabela de transição de estados correspondente ao diagrama de estados.
2. [2] Simplifique as variáveis de saída e de estado.
3. [1] Desenhe o circuito digital pretendido.

Grupo IV (5 valores)

1. [2] Indique as instruções, em assembly do P3, que implementam as seguintes funcionalidades:

1. a) Coloca na pilha o conteúdo da posição de memória em R1

1. b) Chamada condicional à subrotina "rotina", se a última operação aritmética gerou transporte

1. c) Coloca em R1 a soma de R1 com R2

1. d) Subtrai R2 a R1

2. [3] Elabore um programa no assembly do P3. O programa recebe um valor em R1 com um endereço de memória, e em R2 com o número de posições a processar a partir do endereço em R1. O programa deve colocar a 0 as posições de memória a processar em que o número de bits seja ímpar.

Anexo

Primeiras potências de 2:

1	2	4	8	16	32	64	128
256	512	1024	2048	4096	8192	16384	32768

Conjunto de Instruções do Processador P3:

Aritméticas	Lógicas	Deslocamento	Controlo de Fluxo	Transferência de Dados	Diversas
NEG	COM	SHR	BR	MOV	NOP
INC	AND	SHL	BR.cond	MVBH	ENI
DEC	OR	SHRA	JMP	MVBL	DSI
ADD	XOR	SHLA	JMP.cond	XCH	STC
ADDC	TEST	ROR	CALL	PUSH	CLC
SUB		ROL	CALL.cond	POP	CMC
SUBB		RORC	RET		
CMP		ROLC	RETN		
MUL			RTI		
DIV			INT		

Conjunto de Condições de Salto:

Condição	Mnemónica
Zero	Z
Não Zero	NZ
Transporte (Carry)	C
Não Transporte	NC
Negativo	N
Não Negativo	NN
Excesso (Overflow)	O
Não Excesso	NO
Positivo	P
Não Positivo	NP
Interrupção	I
Não Interrupção	NI

FIM