

Curso: .....

Prova de Arquitectura de Computadores (21010)

Data: 5 de Fevereiro de 2009

Nome: .....

Nº de Estudante: ..... B. I. nº .....

Assinatura do Vigilante: .....

**RESERVADO PARA A *Universidade Aberta***

Classificação: (        ) .....

Prof. que classificou a prova: .....

LEIA ATENTAMENTE as instruções para a resolução do exame:

1. O tempo de resolução do exame é de duas horas, mais trinta minutos de tolerância.
2. É permitida a utilização de calculadora durante a execução do exame.
3. O exame é constituído por quatro Grupos e termina com a palavra **FIM**.
4. A cotação total de cada Grupo é de 5 valores, sendo a cotação de cada uma das questões indicada junto do enunciado da mesma, entre [ ].
5. As suas respostas devem ser claras, **indicando todos os passos seguidos na resolução de cada questão**. Resultados apresentados sem justificação poderão incorrer num desconto de  $\frac{1}{2}$  da cotação total da questão.
6. A resposta a cada questão deve ser dada ocupando apenas o espaço destinado para o efeito.
7. Se o seu exemplar não estiver completo ou nele se verificar qualquer outra anomalia, por favor dirija-se ao professor vigilante.

## Grupo I

p-folio

1. [2] Considere o seguinte mapa de Karnaugh da função  $F(A,B,C,D)$ . Simplifique a função de modo a obter uma forma AND-OR mínima.

		CD		00	01	11	10
		A	B	1	1	x	1
00	00	1	1	x	1		
	01	0	x	0	1		2
11	x		1	1		0	
10	x		0	1	0	x	

3

NOTA1: O valor x na tabela corresponde a uma indiferença ( don't care ).

NOTA2: Na sua resolução marque os laços utilizados no mapa acima, e faça corresponder cada termo da função resultante com o laço que lhe dá origem. Caso contrário a resposta não se considera justificada.

$$F(A, B, C, D) = \bar{A}\bar{B} + AB\bar{D} + \bar{A}C\bar{D}$$

(1)      (3)      (2)

Descontar (por unidade):

- termos sem laço associado: 1
- laço inválido: 0,5 (9º) 0,25 (restantes)
- valor não coberto por laços: 0,5 (1º) 0,25 (restantes)
- laço irrelevante / não máximo: 0,1

Caso os erros sejam superiores a 1,5, contar:

- um laço correcto: 0,5

p-folha

2. Converta o seguinte número hexadecimal

3E8 H

para:

2. a) [0.5] Binário

3 E 8 H  
0011 1110 1000 b

Contat:

- n° binário incorrecto\*:
  - n° dígitos correcto: 0, 25
  - n° dígitos incorrecto: 0, 1
  - n° não está em binário: 0
- \* é perdido 1 bit incorrecto

2. b) [0.5] Octal

0011 1110 1000 b  
1 7 5 0<sub>8</sub>

correção identica a 2.a)

2. c) [0.5] Decimal

3 E 8 H  
8 + 14 × 16 + 3 × 256 =  
1000

$$\begin{array}{r} 14 \\ \times 16 \\ \hline 84 \\ 14 \\ \hline 224 \\ 256 \\ \times 3 \\ \hline 768 \\ 224 \\ \hline 8 \\ \hline 1000 \end{array}$$

apenas  
crame

3. [1.5] Calcule a subtração dos seguintes números decimais

24 - 25

em binário, utilizando a técnica do complemento para 2. Considere 8 bits na representação de cada número.

$$\begin{array}{r} + 24_{10} & 00011000 \\ + -25_{10} & + 11100111 \\ \hline \text{(negativo)} & 11111111 \\ & - \quad 00000000 \\ & \quad + \quad 1 \\ \hline & 00000001 \end{array}$$

$$\begin{array}{r} 24 \quad | 2 \\ 0 \quad 12 \quad | 2 \\ 0 \quad 6 \quad | 2 \\ 0 \quad 3 \quad | 2 \\ \hline 1 \quad 1 \end{array}$$

$$24_{10} = 00011000$$

$$25_{10} = 00011001$$

$$\begin{array}{r} -25_{10} = 11100110 \\ + \quad \quad \quad 1 \\ \hline 11100111 \end{array}$$

Descontar (por unidade):

- conversão incorreta para binário: 0,25

- passagem negativo/positivo incorreta: 0,5

## Grupo II

1. Considere a representação de um operando em vírgula flutuante:

$$Op = (-1)^S \times F \times 2^E$$

p-folio

1. a) [0.5] Explique o significado de S, F e E.

S é o bit de sinal  
F é a fração ou mantissa com o número  
E é o valor do expoente, indicando a posição da vírgula

Contar: S bem explicado: 0,1  
F " : 0,2  
E " : 0,2

p-folio

1. b) [1] Dado o número escrito em precisão simples no formato IEEE 754

1	10000010	10100000000000000000000000000000
---	----------	----------------------------------

obtenha a sua representação em decimal.

$$\begin{aligned} -1,101_2 \times 2^{3_{10}} &= -1,625 \times 8 = \\ &= 13_{10} \end{aligned} \quad \begin{array}{r} 1,625 \\ \times 8 \\ \hline 13,000 \end{array}$$

## Descontar:

- 5 mal extraídos: 0,1
- F " : 0,3
- E " : 0,3
- valores mal convertidos: 0,3
- conta mal feita: 0,1

## Contar (caso descontos > 0,7):

- F bem extraído: 0,1
- E bem extraído: 0,1
- valores bem convertidos: 0,1

## p-folio

1. c) [1] Comente, justificando, a veracidade da seguinte afirmação:

“Para se poder efectuar uma multiplicação de dois operandos em vírgula flutuante tem que se deslocar primeiro a mantissa de um deles de forma a que fiquem os dois com o mesmo valor no expoente.”

Para efectuar uma multiplicação não é necessário que os expoentes tenham o mesmo valor, pelo que a frase é falsa.  
Basta fazer o produto das mantissas, somar os expoentes e um av exclusivo no bit de sinal.

## Contar:

- afirmação falsa: 0,5
- justificação: 0,5

aphasias  
example

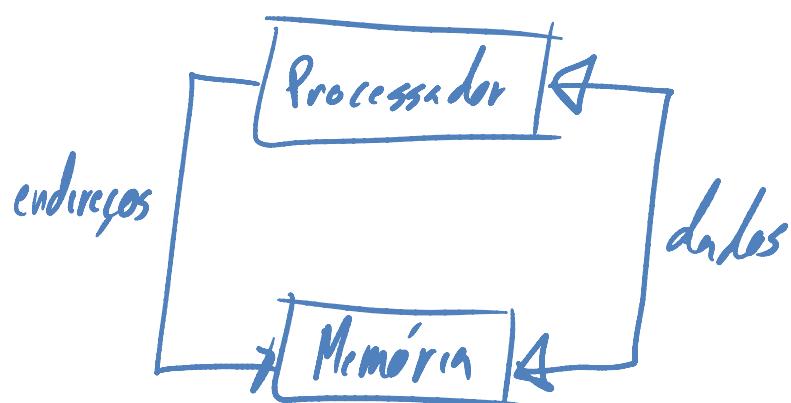
2. Considere a arquitectura de ligação entre a unidade central de processamento e a memória:

2. a) [1] Indique qual a principal diferença entre uma Arquitectura de von Neumann e uma Arquitectura de Harvard

Na Arquitectura de von Neumann existe uma memória única para dados e programas, enquanto que na Arquitectura de Harvard os dados e os programas estão em memórias distintas.

apenas  
exame

2. b) [1] Apresente um esboço de uma Arquitectura de von Neumann, indicando o sentido do fluxo de informação através de setas.



apenas  
crame

Descontar (por unidades):

- sentido das setas incorrecto: 0,25
- unidades não relevantes: 0,25

2. c) [0,5] Indique uma situação em que seja comum utilizar uma Arquitectura de Harvard, especificando o porquê desta opção.

Num sistema embedido, em que o programa seja fixo, fazendo portanto sentido utilizar uma memória apenas de leitura para o programa e para os dados uma de leitura e escrita.

Contar:

- situação bem iugicala: 0,25
- bem justificado: 0,25

### Grupo III

p-folio

1. Considere um codificador binário de 3 bits.

1. a) [1] Complete a tabela de estados simplificada correspondente a este circuito.

$I_7$	$I_6$	$I_5$	$I_4$	$I_3$	$I_2$	$I_1$	$I_0$	$O_2$	$O_1$	$O_0$
0	0	0	0	0	0	0	1	0	0	0
0	0	0	0	0	0	1	0	0	0	1
0	0	0	0	0	1	0	0	0	1	0
0	0	0	0	1	0	0	0	0	1	1
0	0	0	1	0	0	0	0	1	0	0
0	0	1	0	0	0	0	0	1	0	1
0	1	0	0	0	0	0	0	1	1	0
1	0	0	0	0	0	0	0	1	1	1

Critérios:  
- Input: 0,5  
- output: 0,5

p-folio

1. b) [1] A versão simplificada do codificador, a que corresponde a tabela da alínea anterior, apresenta dois aspectos que colocariam problemas à sua utilização.

Para ultrapassar estes problemas definem-se as seguintes soluções:

Solução 1 – Acrescentar uma nova saída ao sistema DV (dados válidos).

Solução 2 – Introduzir prioridades nas entradas, sendo a entrada  $I_7$  a entrada mais prioritária.

Critérios:  
- prob.1: 0,5  
- prob.2: 0,5

Identifique os dois problemas referidos, e indique a qual se destina cada uma das soluções indicadas.

- Pode nenhuma entrada estar activa, e portanto as saídas são inválidas (solução 1)
- Pode mais que uma entrada estar activa em simultâneo, no entanto na saída tem de estar apenas um valor (solução 2)

p-folio

1. c) [1] Complete a tabela de estados correspondente ao codificador completo, com as soluções apontadas na alínea anterior.

$I_7$	$I_6$	$I_5$	$I_4$	$I_3$	$I_2$	$I_1$	$I_0$	$O_2$	$O_1$	$O_0$	$DV$
0	0	0	0	0	0	0	1	0	0	0	1
0	0	0	0	0	0	1	x	0	0	1	1
0	0	0	0	0	1	x	x	0	1	0	1
0	0	0	0	1	x	x	x	0	1	1	1
0	0	0	1	x	x	x	x	1	0	0	1
0	0	1	x	x	x	x	x	1	0	1	1
0	1	x	x	x	x	x	x	1	1	0	1
1	x	x	x	x	x	x	x	1	1	1	1
0	0	0	0	0	0	0	0	x	x	x	0

Critérios:  
- input: 0,5  
- output: 0,5

apenas  
exame

1. d) [2] Obtenha as expressões simplificadas das saídas  $O_2$ ,  $O_1$ ,  $O_0$  e  $DV$  e desenhe o circuito final.

$$A\bar{B} + B = A\bar{B} + (\bar{A} + A)B + B = A(B + \bar{B}) + (\bar{A} + 1)B = A + B$$

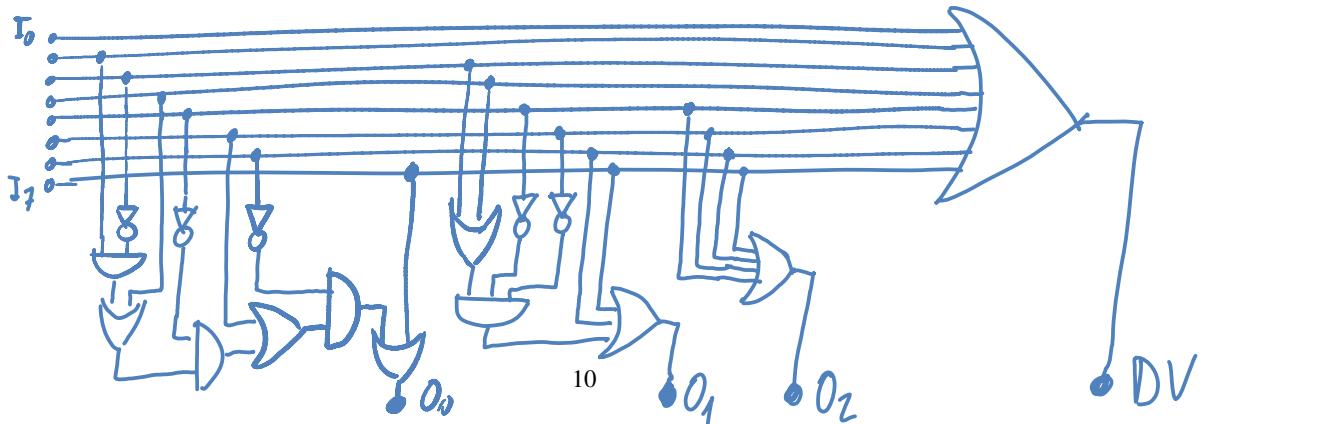
NOTA: Utilize um método de simplificação à escolha, indicando todos os passos intermédios.

Contar:

-simplif. círculos: 1

-circuitos: 1

$$\begin{aligned}
 O_2 &= I_4 \bar{I}_5 \bar{I}_6 \bar{I}_7 + I_5 \bar{I}_6 \bar{I}_7 + I_6 \bar{I}_7 + I_7 = \\
 &= (I_4 \bar{I}_5 \bar{I}_6 + I_5 \bar{I}_6 + I_6) \bar{I}_7 + I_7 = I_4 + I_5 + I_6 + I_7 \\
 O_1 &= I_2 \bar{I}_3 \bar{I}_4 \bar{I}_5 \bar{I}_6 \bar{I}_7 + I_3 \bar{I}_4 \bar{I}_5 \bar{I}_6 \bar{I}_7 + I_6 \bar{I}_7 + I_7 = \\
 &= I_2 \bar{I}_3 \bar{I}_4 \bar{I}_5 + I_3 \bar{I}_4 \bar{I}_5 + I_6 + I_7 = (I_2 \bar{I}_3 + I_3) \bar{I}_4 \bar{I}_5 + I_6 + I_7 \\
 O_0 &= I_1 \bar{I}_2 \bar{I}_3 \bar{I}_4 \bar{I}_5 \bar{I}_6 \bar{I}_7 + I_3 \bar{I}_4 \bar{I}_5 \bar{I}_6 \bar{I}_7 + I_5 \bar{I}_6 \bar{I}_7 + I_7 = \\
 &= (I_1 \bar{I}_2 \bar{I}_3 \bar{I}_4 + I_3 \bar{I}_4 \bar{I}_5 + I_5) \bar{I}_6 + I_7 = \\
 &= ((I_1 \bar{I}_2 \bar{I}_3 + I_3) \bar{I}_4 + I_5) \bar{I}_6 + I_7 \\
 DV &= \bar{I}_0 \bar{I}_1 \bar{I}_2 \bar{I}_3 \bar{I}_4 \bar{I}_5 \bar{I}_6 \bar{I}_7 \Leftrightarrow DV = I_0 + I_1 + I_2 + I_3 + I_4 + I_5 + I_6 + I_7
 \end{aligned}$$



## Grupo IV

1. Considere o seguinte programa em Assembly do P3, que faz a conversão de um número de dois dígitos BCD para binário.

```
ORIG 0000H
;Definição de constantes
res EQU 0055H
;Programa principal
    CALL VALID
    CMP R2,R0
    JMP.NZ END
    MOV R2,R1
    AND R1,0FH
    MOV M[res],R1 ]③
    MOV R1,R2
    AND R1,0F0H
    SHR R1,1
    ADD M[res],R1 ]①
    SHR R1,2
    ADD M[res],R1 ]②
END: BR END
VALID: MOV R2,R0
RET
```

p-folus

1. a) [1] Indique onde estão contidos os seguintes valores:

Início do programa:

Número de dois dígitos BCD: R1

Final do programa:

Valor correspondente em binário: M[res]

ontar:  
-input: 0,5  
-output: 0,5

p-folio

1. b) [2] Através da análise ao programa especifique a fórmula de conversão utilizada, indicando as instruções de assembly que correspondem às diferentes operações que fazem parte da referida fórmula.

$$AB_{BCD} = B + A \times 2^3 + A \times 2^1 = \\ \text{zona 3} \quad \text{zona 1} \quad \text{zona 2}$$

$$= B + A \times (8 + 2) = B + A \times 10$$

Contar:

- fórmula: 0,5
- zona 3: 0,5
- zona 1: 0,5
- zona 2: 0,5

## apress exame

1. c) [2] Complete a sub-rotina VALID de forma a esta verificar se o valor a converter está no formato válido:

- zero no byte de maior peso, e
- dois caracteres BCD válidos no byte de menor peso.

A sub-rotina deverá utilizar o registo R2 para devolver o valor de retorno, que deverá ser 0 se o valor a converter for válido, e diferente de 0 em caso contrário.

VALID: `MOV R2, FF00H`

`AND R2, R1`

`BR.NZ RETORNAR`

`MOV R2, 0FH`

`AND R2, R1`

`CMP R2, 10`

`BR.NN RETORNAR`

`MOV R2, R1`

`SHR R2, 4`

`CMP R2, 10`

`BR.NN RETORNAR`

`MOV R2, R0`

RETORNAR: `RET`

Descontar (por unidade):

- erro sintaxe: 0,25
- comando irrelevante: 0,1
- não cumpre um dos requisitos: 0,5

Contar (se descontos > 1,5):

- sem erros sintaxe: 0,25
- sem comandos irrelevantes: 0,1
- cumpre um dos requisitos: 0,5

## Anexo

### Conjunto de Instruções do Processador P3:

Aritméticas	Lógicas	Deslocamento	Controlo de Fluxo	Transferência de Dados	Diversas
NEG	COM	SHR	BR	MOV	NOP
INC	AND	SHL	BR.cond	MVBH	ENI
DEC	OR	SHRA	JMP	MVBL	DSI
ADD	XOR	SHLA	JMP.cond	XCH	STC
ADDC	TEST	ROR	CALL	PUSH	CLC
SUB		ROL	CALL.cond	POP	CMC
SUBB		RORC	RET		
CMP		ROLC	RETN		
MUL			RTI		
DIV			INT		

### Conjunto de Condições de Salto:

Condição	Mnemónica
Zero	Z
Não Zero	NZ
Transporte ( Carry )	C
Não Transporte	NC
Negativo	N
Não Negativo	NN
Excesso ( Overflow )	O
Não Excesso	NO
Positivo	P
Não Positivo	NP
Interrupção	I
Não Interrupção	NI

**FIM**