

”

Exame | Instruções para a realização de exame

ARQUITECTURA DE COMPUTADORES | 21010

Data e hora de realização

[prova modelo] <data> de 2024

Duração da prova

120m + 60m

Normas a respeitar

- Deve redigir o seu Exame na WISEflow. A prova não será de consulta pelo que tem de instalar o bloqueio de ecrã e utilizar o reconhecimento facial caso aceda à prova remotamente.
- Deve identificar claramente, e em bold, o número de cada questão que está a responder. As respostas devem ser ordenadas de ordem crescente. Sendo a identificação automática não deve colocar uma folha de rosto na resposta à prova pois esta será gerada automaticamente na WISEflow.
- Se fizer a prova remotamente deve ter um comportamento em tudo semelhante à realização da prova em contexto presencial num centro de exame.

- O(a) estudante em avaliação remota deve, durante a prova online realizada através da WISEflow, seguir as seguintes instruções:
 - Não se pode levantar durante a prova, incluindo ir à casa de banho;
 - Deve procurar um lugar calmo, onde possa estar sozinho, com as costas viradas para uma parede;
 - Deve ter realizado uma prova teste para familiarizar-se com o sistema;
 - Deve garantir que tem acesso à Internet (através de Wi-fi ou de rede fixa);
 - Deve testar o seu computador previamente (por exemplo, a webcam e o bloqueio de navegador quando estes são necessários);
 - Deve desligar o telemóvel, ou outro qualquer dispositivo informático, com o qual possa aceder à Internet;
 - Deve retirar todas as folhas, livros ou fotocópias de cima da mesa onde realizará a prova. Pode no entanto ter folhas brancas, no caso de pretender responder a algumas perguntas de forma manuscrita;
 - Durante a prova, não pode conversar com pessoas independentemente do teor da conversa.
- Assim que estiver pronto(a) para submeter a prova deve selecionar a opção ir para entrega que está sinalizado a verde no canto superior direito da página.
- A cotação é indicada junto de cada pergunta.

- A interpretação dos enunciados das perguntas também faz parte da sua resolução, pelo que, se existir alguma ambiguidade, deve indicar claramente como foi resolvida.
- A prova tem 4 grupos, a cotação total de cada grupo é de 3 valores, sendo a cotação de cada uma das questões indicada junto do enunciado da mesma, entre [].
- As suas respostas devem ser claras, indicando todos os passos seguidos na resolução de cada questão. Resultados apresentados sem justificação poderão incorrer num desconto de $\frac{1}{2}$ da cotação total da questão.

Enunciado

Grupo I (5 valores)

1. Considere uma função lógica $F(A,B,C,D)$, em que A é a variável de maior peso e D a variável de menor peso. A distribuição de mintermos (m) e indiferenças (md) da função $F(A,B,C,D)$ é a seguinte:

$$\sum m(1,4,7,8,11) + \sum md(0,6,9,13)$$

1. a) [1.5] Construa o mapa de Karnaugh e simplifique a função de modo a obter uma soma de produtos.

1. b) [0.5] Duplique o mapa obtido na alínea anterior e simplifique a expressão de forma a obter um produto de somas.

NOTA: Na sua resolução marque os laços utilizados no mapa, e faça corresponder cada termo da função resultante com o laço que lhe dá origem. Caso contrário a resposta não se considera justificada.

2. Efetue as seguintes conversões entre bases numéricas:

2. a) [0.5] Represente o número $7DB_{16}$ em base 8.

2. b) [0.5] Represente o número 164_8 em base 10.

3. Efetue as seguintes conversões:

3. a) [1] Represente o número -57 em binário com 8 bits, utilizando a técnica de complemento para 2.

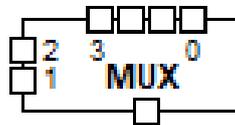
3. b) [1] Considere a seguinte norma, baseada na recomendação IEEE-754, mas adaptada para 16 bits: $S=1, E=5, F=10$; Número= $(-1)^S * 1,F * 2^{(E-15)}$. Represente em notação decimal, o número: 1011001010100000

Grupo II (5 valores)

Considere a seguinte função lógica de três variáveis $F(A,B,C)$:

$$F(A,B,C,D) = \overline{AD + B} + (AC + \overline{C + B})\overline{A + D} + A\overline{B} + A\overline{C} + B\overline{D} + CD$$

- 1. [1.5]** Simplifique algebricamente a função F .
- 2. [1]** Indique uma expressão lógica que implemente a função F utilizando apenas portas NAND, desenhando o circuito correspondente.
- 3. [1]** Indique uma expressão lógica que implemente a função F utilizando apenas portas NOR, desenhando o circuito correspondente.
- 4. [1.5]** Implemente a função recorrendo a um multiplexer de 2 variáveis de seleção, em que a variável $S_1=A$, não se restringindo as restantes variáveis de seleção.



Grupo III (5 valores)

Considere um sistema sequencial síncrono, com duas entradas e uma saída. A saída deverá ser 0, excepto se os últimos dois valores na entrada 1 tiverem sido 01. Nesta situação, a saída deverá ter o valor complementar da entrada 2.

Exemplo de funcionamento:

Entrada 1	Entrada 2	Saída
1	0	0
0	0	0
0	0	0
1	0	1
1	0	0
0	0	0
1	1	0
1	1	0

A sequência 01 ocorreu duas vezes, na primeira ocorrência a entrada 2 estava a zero, tendo-se colocado a saída a 1, enquanto que na segunda ocorrência a entrada 2 estava a um, tendo-se colocado a saída a 0. Em todos os outros casos, a saída manteve-se a zero.

- 1. [2]** Determine o diagrama de estados.
- 2. [2]** Construa a tabela de transição de estados correspondente ao diagrama de estados.
- 3. [1]** Simplifique as variáveis de saída.

Grupo IV (5 valores)

1. [2] Indique as instruções, em assembly do P3, que implementam as seguintes funcionalidades:

1. a) Escreva em assembly do P3 uma instrução que: Coloca no octeto mais significativo de R1 o octeto mais significativo de R2

1. b) Escreva em assembly do P3 uma instrução que: Coloca na posição de memória em "W" o conteúdo de R2

1. c) Escreva em assembly do P3 uma instrução que: Chamada condicional à subrotina "rotina", se a última operação aritmética gerou transporte

1. d) Escreva em assembly do P3 uma instrução que: Coloca em R1 o seu complemento aritmético

2. [3] Elabore um programa no assembly do P3. O programa recebe um valor em R1 com um conjunto de bits, com os valores binários de uma sequência de 16 casas. Em R2 recebe o início e fim de um segmento na sequência das 16 casas, que tem de ser invertido. O início do segmento encontra-se no octeto mais significativo, e o fim do segmento no octeto menos significativo. Caso o início seja superior ao fim, não efetuar operação nenhuma, caso contrário inverter em R1 todos os bits entre o início e o fim, inclusive.

Exemplo:

R1 = 054ah [0000.0101.0100.1010b]

R2 = 0104h

Pretende-se a inversão dos bits de 1 a 4: 0000.0101.010**0.1010**b

Este caso de teste ficaria com R1 = 0000.0101.0101.0100b [0554h]

Anexo

Primeiras potências de 2:

1	2	4	8	16	32	64	128
256	512	1024	2048	4096	8192	16384	32768

Conjunto de Instruções do Processador P3:

Aritméticas	Lógicas	Deslocamento	Controle de Fluxo	Transferência de Dados	Diversas
NEG INC DEC ADD	COM AND OR XOR	SHR SHL SHRA SHLA	BR BR.cond JMP JMP.cond	MOV MVBH MVBL XCH	NOP ENI DSI STC
ADDC SUB	TEST	ROR ROL	CALL CALL.cond	PUSH POP	CLC CMC
SUBB CMP MUL DIV		RORC ROLC	RET RETN RTI INT		

Conjunto de Condições de Salto:

Condição	Mnemónica
Zero	Z
Não Zero	NZ
Transporte (Carry)	C
Não Transporte	NC
Negativo	N
Não Negativo	NN
Excesso (Overflow)	O
Não Excesso	NO
Positivo	P
Não Positivo	NP
Interrupção	I
Não Interrupção	NI