

U.C. 21010

Arquitectura de Computadores

15 de Fevereiro de 2017

INSTRUÇÕES

- O tempo de duração da prova de exame é de 2 horas, acrescida de 30 minutos de tolerância.
- O estudante deverá responder à prova na folha de ponto e preencher o cabeçalho e todos os espaços reservados à sua identificação, com letra legível.
- Verifique no momento da entrega da(s) folha(s) de ponto se todas as páginas estão rubricadas pelo vigilante. Caso necessite de mais do que uma folha de ponto, deverá numerá-las no canto superior direito.
- Utilize unicamente tinta azul ou preta.
- Em hipótese alguma serão aceites folhas de ponto dobradas ou danificadas. Exclui-se, para efeitos de classificação, toda e qualquer resposta apresentada em folhas de rascunho.
- A prova é SEM CONSULTA.
- **Não é permitida a utilização de calculadora** durante a execução do exame.
- Os telemóveis deverão ser desligados durante toda a prova e os objectos pessoais deixados em local próprio da sala de exame.
- A prova é constituída por 5 páginas (4 Grupos) e termina com a palavra **FIM**. Verifique o seu exemplar e, caso encontre alguma anomalia, dirija-se ao professor vigilante nos primeiros 15 minutos da mesma, pois qualquer reclamação sobre defeito(s) de formatação e/ou de impressão que dificultem a leitura não será aceite depois deste período.
- A cotação total de cada Grupo é de 5 valores, sendo a cotação de cada uma das questões indicada junto do enunciado da mesma, entre [].
- As suas respostas devem ser claras, **indicando todos os passos seguidos na resolução de cada questão**. Resultados apresentados sem justificação poderão incorrer num desconto de ½ da cotação total da questão.

Grupo I (5 valores)

1. Considere uma função lógica $F(A,B,C,D)$, em que A é a variável de maior peso e D a variável de menor peso. A distribuição de mintermos (m) e indiferenças (md) da função $F(A,B,C,D)$ é a seguinte:

$$\sum m(4,6,8,10,12) + \sum md(2,3,5)$$

1. a) [1.5] Construa o mapa de Karnaugh e simplifique a função de modo a obter uma soma de produtos.

1. b) [0.5] Duplique o mapa obtido na alínea anterior e simplifique a expressão de forma a obter um produto de somas.

NOTA: Na sua resolução marque os laços utilizados no mapa, e faça corresponder cada termo da função resultante com o laço que lhe dá origem. Caso contrário a resposta não se considera justificada.

2. Efectue as seguintes conversões entre bases numéricas:

2. a) [0.5] Represente o número $B53h$ em base 8.

2. b) [0.5] Represente o número 701_8 em base 10.

3. Efectue as seguintes conversões:

3. a) [1] Represente o número -4 em binário com 8 bits, utilizando a técnica de complemento para 2.

3. b) [1] Represente o número 01011110 em notação decimal, considerando que tem cinco dígitos inteiros e três fraccionários.

Grupo II (5 valores)

Considere a seguinte função lógica de três variáveis $F(A,B,C)$:

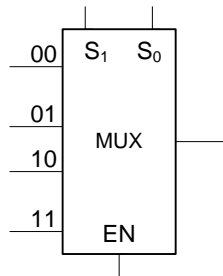
$$F(A,B,C) = A\bar{C} + \bar{A}B(\bar{C} + \bar{A}C)$$

1. [1.5] Simplifique algebricamente a função F .

2. [1] Indique uma expressão lógica que implemente a função F utilizando apenas portas NAND, desenhando o circuito correspondente.

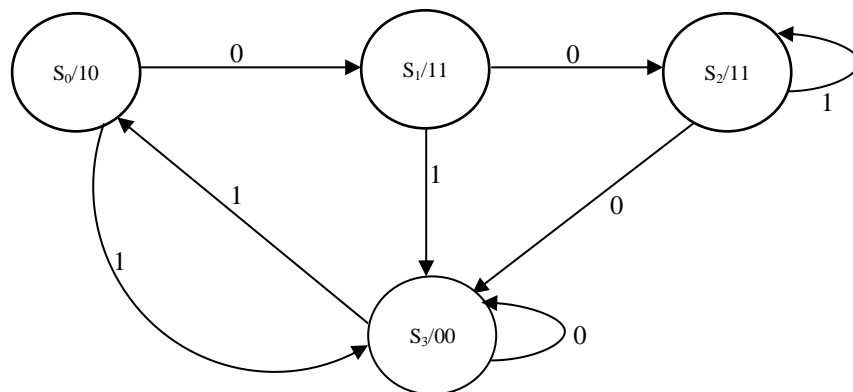
3. [1] Indique uma expressão lógica que implemente a função F utilizando apenas portas NOR, desenhando o circuito correspondente.

4. [1.5] Implemente a função recorrendo a um multiplexer de 2 variáveis de selecção, em que a variável $S_1=A$ e $S_0=B$.



Grupo III (5 valores)

Considere o Diagrama de Estados seguinte:



Nota: Um traço – representa ambas as hipóteses de uma variável, por exemplo 1-/1 significa 10/1 e 11/1. Uma representação equivalente seria 10/1,11/1

Pretende-se construir um circuito digital síncrono que implemente este diagrama, utilizando flip-flops tipo D.

1. [2] Construa a tabela de transição de estados correspondente ao diagrama de estados.
2. [2] Simplifique as variáveis de saída e de estado.
3. [1] Desenhe o circuito digital pretendido.

Grupo IV (5 valores)

1. [2] Indique as instruções, em assembly do P3, que implementam as seguintes funcionalidades:

1. a) Adiciona ao registo R5 o conteúdo de R2.

1. b) Efetua um salto condicional absoluto para a posição de memória armazenada em R1 caso não haja interrupções em espera.

1. c) Colocar na pilha o conteúdo do registo R6.

1. d) Complementar bit de transporte.

2. [3] Elabore uma rotina no assembly do P3 que receba no registo R1 um endereço de memória, no registo R2 um valor a procurar, e no registo R3 o número de posições de memória a pesquisar. A rotina deve retornar no registo R4 o primeiro endereço após o endereço de R1 onde foi encontrado o valor em R2, ou 0 caso não tenha sido encontrado o valor de R2 até ao endereço em R1 mais o número de posições de memória em R3.

Anexo

Primeiras potências de 2:

1	2	4	8	16	32	64	128
256	512	1024	2048	4096	8192	16384	32768

Conjunto de Instruções do Processador P3:

Aritméticas	Lógicas	Deslocamento	Controlo de Fluxo	Transferência de Dados	Diversas
NEG INC DEC ADD ADDC SUB SUBB CMP MUL DIV	COM AND OR XOR TEST	SHR SHL SHRA SHLA ROR ROL RORC ROLC	BR BR.cond JMP JMP.cond CALL CALL.cond RET RETN RTI INT	MOV MVBH MVBL XCH PUSH POP	NOP ENI DSI STC CLC CMC

Conjunto de Condições de Salto:

Condição	Mnemónica
Zero	Z
Não Zero	NZ
Transporte (Carry)	C
Não Transporte	NC
Negativo	N
Não Negativo	NN
Excesso (Overflow)	O
Não Excesso	NO
Positivo	P
Não Positivo	NP
Interrupção	I
Não Interrupção	NI

FIM